



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03192725 A**(43) Date of publication of application: **22.08.91**

(51) Int. Cl.

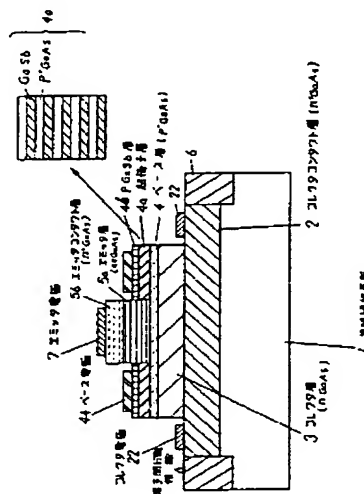
H01L 21/331**H01L 29/205****H01L 29/73**(21) Application number: **01334437**(22) Date of filing: **21.12.89**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **NAKAGAWA ATSUSHI
INADA MASAKI****(54) BIPOLAR TRANSISTOR AND MANUFACTURE THEREOF****(57) Abstract:**

PURPOSE: To enable the title bipolar transistor having excellent frequency characteristics to be manufactured by a method wherein a contact layer for base electrode formed of a super lattice layer and pGaSb is provided between a semiconductor material formed into a base layer and a CaSb layer.

CONSTITUTION: A super lattice layer 4a formed of a p type doped semiconductor material and gallium antimonide (pGaSb) as well as a contact layer 4b formed of the gallium antimonide (pGaSb) containing p type impurity are provided on a base layer leading-out electrode formation region. That is, in case of the direct junction of pGaAs 4 and pGaSb 4b, a high barrier is formed on the pGaAs 4 side by the difference in valence electron band energy however, the level of the barrier can be restricted to a lower value by leading-in the super lattice 4a. Furthermore, the hole in the super lattice layer 4a is advanced by tunneling process while the fermi level in the interface between a metal and pGaSb is pinned down within the range of the valence electron band energy thereby enabling the base resistance to be lowered notably. Through these

procedures, a bipolar transistor in small base resistance having excellent frequency characteristics can be manufactured.

COPYRIGHT: (C)1991,JPO&Japio



⑫ 公開特許公報(A) 平3-192725

⑤ Int. Cl.³

識別記号

庁内整理番号

④ 公開 平成3年(1991)8月22日

H 01 L 21/331
29/205
29/73

8225-5F

8225-5F H 01 L 29/72

審査請求 未請求 請求項の数 2 (全5頁)

④ 発明の名称 バイポーラトランジスタおよびその製造方法

② 特 願 平1-334437

② 出 願 平1(1989)12月21日

⑦ 発 明 者 中 川 敦 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑦ 発 明 者 稲 田 雅 紀 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑦ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ④ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

バイポーラトランジスタおよびその製造方法

2. 特許請求の範囲

(1) 半絶縁性基板上に n 型不純物を含んだ第 1 (又は第 3) の半導体材料からなるコレクタ (又はエミッタ) 層と、このコレクタ (又はエミッタ) 層の上に p 型不純物を含んだ第 2 の半導体材料からなるベース層と、ベース層上に n 型不純物を含んだ第 3 (又は第 1) の半導体材料からなるエミッタ (又はコレクタ) 層とを有するバイポーラトランジスタにおいて、前記したベース層引出し電極形成領域上に p 型にドーブした第 2 の半導体材料とアンチモン化ガリウム (GaSb) からなる超格子層と前記超格子層上に p 型不純物を含むアンチモン化ガリウム (GaSb) からなるコンタクト層が設けられていることを特徴とするバイポーラトランジスタ。

(2) 半絶縁性基板上に第 1 (又は第 3) の半導体材料からなるコレクタ (又はエミッタ) 層と、前

記コレクタ (又はエミッタ) 層の上に第 2 の半導体材料からなるベース層と、前記ベース層上に第 3 (又は第 1) の半導体材料からなるエミッタ (又はコレクタ) 層を順次成長する工程と、所定のパターンを有する第 1 のマスクを用いて前記エミッタ (又はコレクタ) 層を前記ベース層に達するまで選択的にエッチングしてベース引き出し電極部を露出する工程と、前記ベース引き出し電極部上に p 型にドーブした第 2 の半導体材料とアンチモン化ガリウム (GaSb) からなる超格子層と前記超格子層上に p 型不純物を含むアンチモン化ガリウム (GaSb) 層をエピタキシャル成長する工程を含むことを特徴とするバイポーラトランジスタの製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明はバイポーラトランジスタおよびその製造方法に関する。

従来の技術

一般にバイポーラトランジスタの遮断周波数 f_t

は次式で表せる。

$$ft = 1/2\pi \tau_{ec}$$

$$\tau_{ec} = \tau_{re} + \tau_{rb} + \tau_{rc} + \tau_{cc}$$

τ_{re} はエミッタ空乏層充電時間 τ_{rb} はベース領域のキャリア走行時間 τ_{rc} はコレクタ空乏層のキャリア走行時間 τ_{cc} はコレクタ空乏層充電時間である。またトランジスタの最大発振周波数 f_{max} は次式で与えられる。

$$f_{max} = \sqrt{ft/8\pi R_b \times C_{bc}}$$

R_b はベース抵抗 C_{bc} はベース・コレクタ容量である。最近では製造技術の進歩により寄生容量や寄生抵抗の低減が可能になり、高い周波数で動作するトランジスタが得られるようになってきている。周波数特性をより改善するためにはベース抵抗の低減が大きな課題である。第3図は第1の従来例のヘテロ接合バイポーラトランジスタの素子断面図を示す。半絶縁性基板1上に高濃度n型GaAs(n-GaAs)からなるコレクタコンタクト層2、低濃度n型GaAs(nGaAs)からなるコレクタ層3上に高濃度p型GaAs(p-GaAs)からなるベース層4、さらにn

型Al_{0.3}Ga_{0.7}As(nAl_{0.3}Ga_{0.7}As)からなるエミッタ層5a、高濃度n型GaAs(n-GaAs)からなるエミッタコンタクト層5bを順次形成した構造である。所定のパターンを有するマスクを用いてエミッタ層3を前記ベース層4まで達するまで選択的にエッチングしてベース引き出し電極部を形成後、AuZn系の金属を蒸着し、熱処理によるアロイ化によりベース電極を形成する。ベース抵抗は内部ベース抵抗・外部ベース抵抗、ベース電極とベース層間のコンタクト抵抗からなり、最近自己整合法によりベース電極と内部ベース領域の間隔が短縮しており、外部ベース抵抗は低減されている。例えばエミッタの大きさが1.5μm×10μmのトランジスタでベース抵抗は各々内部ベース抵抗3Ω、外部ベース抵抗4Ω、コンタクト抵抗11Ωとなり、コンタクト抵抗の寄与が大きい。高濃度p型GaAs(p-GaAs)と金属とのコンタクト抵抗率は1×10⁻⁴Ωcm²程度あり、これ以上ベース抵抗を低減することは非常に難しい。この問題を解決するために第2のヘテロ接合バイポーラトランジスタが提案されている。

第4図は第2のヘテロ接合バイポーラトランジスタの素子断面図を示す図で、半絶縁性基板1上に高濃度n型GaAs(n-GaAs)からなるコレクタコンタクト層2、低濃度n型GaAs(nGaAs)からなるコレクタ層3上に高濃度p型GaAs(p-GaAs)からなるベース層4、さらにn型Al_{0.3}Ga_{0.7}As(nAl_{0.3}Ga_{0.7}As)からなるエミッタ層5a、高濃度n型GaAs(n-GaAs)からなるエミッタコンタクト層5bを順次形成し、所定のパターンを有するマスクを用いてエミッタ層5aを前記ベース層4まで達するまで選択的にエッチングして、露出したベース層4上に組成xを0から1まで直線的に変化させたひ化アンチモン化ガリウム(GaAs_{1-x}Sb_x)層44aとアンチモン化ガリウム(GaSb)層44bをエピタキシャル成長してコンタクト層を形成後、Au系の金属を蒸着してベース電極が完成する。第5図は第2のヘテロ接合バイポーラトランジスタのベース電極コンタクト層のエネルギーバンド図で、ベース電極(金属)とアンチモン化ガリウム(GaSb)層44bの界面においてフェルミレベルは価電子帯エネルギーバンドの内部にピ

ン止めされ、障壁が生じないので、理論的にはコンタクト抵抗率を2×10⁻⁴Ωcm²以下にできる。

発明が解決しようとする課題

ところが前記第2の従来例は以下のような欠点がある。GaAsとGaSbの価電子帯エネルギーバンド差が0.68eVもあるためにGaAsとGaSbを界面においてGaAs側に空乏層が広がり、高い障壁が生じるためにGaAsとGaSbの間に中間層として混晶であるひ化アンチモン化ガリウム(GaAs_{1-x}Sb_x)を設ける必要がある。V族の混晶であるGaAs_{1-x}Sb_xの成長制御法はIII族混晶のIn_xGa_{1-x}As等に比べて非常に難しく、混晶中の原子の統計的分布の一様性が大きくくずれ、単結晶ができなくなる場合もある。本発明は金属とp型GaSb間の極小のコンタクト抵抗率を利用できるようにベース層を形成している半導体材料とGaSbとの間に非常に簡単な結晶成長法により形成できる中間層を設けて、非常にベース抵抗が小さく、周波数特性の極めて優れたバイポーラトランジスタを提供することを目的とする。課題を解決するための手段

この発明は以上の点に鑑みてなされたもので、半絶縁性基板上にn型不純物を含んだ第1（又は第3）の半導体材料からなるコレクタ（又はエミッタ）層と、このコレクタ（又はエミッタ）層の上にp型不純物を含んだ第2の半導体材料ベース層と、ベース層上にn型不純物を含んだ第3（又は第1）の半導体材料からなるエミッタ（又はコレクタ）層とを有するバイポーラトランジスタにおいて、前記したベース層引き出し電極形成領域上にp型にドーブした第2の半導体材料とアンチモン化ガリウム（pGaSb）からなる超格子層と前記超格子層上にp型不純物を含むアンチモン化ガリウム（pGaSb）からなるコンタクト層が設けられていることを特徴とするバイポーラトランジスタが得られる。

作用

前記した超格子及びpGaSb層からなるベース電極用コンタクト層を備えたバイポーラトランジスタによる作用は以下になる。pGaAsとpGaSbを直接接合する場合は価電子帯バンドエネルギー差

によりpGaAs側に高い障壁が生じるが、超格子の導入によりその障壁の高さを低く抑えられ、また超格子層内のホールはトンネリングにより走行し、金属とpGaSbの界面ではフェルミレベルが価電子帯バンドエネルギーの内部にピン止めされるので、小さいコンタクト抵抗率が得られ、ベース抵抗を大幅に低減できる。pGaAsとpGaSb間に挿入された中間層は超格子により構成され、分子線エピタキシーにより容易に実現できる。このように本発明により良好な高周波特性を有し、製造工程が容易なバイポーラトランジスタ提供できる。

実施例

以下、本発明の実施例を添付図面に基づいて説明する。第1図は本発明の一実施例の製造工程を説明するための素子断面図である。半絶縁性のGaAs基板1上に分子線エピタキシーにより $3 \times 10^{18}/\text{cm}^3$ 個のn型不純物を含有する厚さ5000ÅのnGaAsコレクタコンタクト層2、 $5 \times 10^{17}/\text{cm}^3$ 個のn型不純物を含有する厚さ5000ÅのnGaAsコレクタ層3、 $4 \times 10^{18}/\text{cm}^3$ 個のp型不純物を含有する厚さ1000Å

のp-GaAsからなるベース層4、このベース層4上に $5 \times 10^{18}/\text{cm}^3$ 個のn型不純物を含有する厚さ200ÅのnAl_{0.3}Ga_{0.7}Asエミッタ層5a、このエミッタ層5a上に $5 \times 10^{18}/\text{cm}^3$ 個のn型不純物を含有する厚さ2000ÅのnGaAsからなるエミッタコンタクト層5bを順次積層する。

所定のパターンを有する第1のマスクを用いてエミッタ層5a、5bをベース層4に達するまで選択的にエッチングしてベース引き出し電極部を露出し、ベース引き出し電極部上に再び分子線エピタキシーによりノンドープの厚さ20ÅのGaSbと $4 \times 10^{18}/\text{cm}^3$ 個のp型不純物を含有する厚さ20Åのp-GaAsの5周期の歪超格子層4aと超格子層4a上に $4 \times 10^{18}/\text{cm}^3$ 個のp型不純物を含有する厚さ50Åのp-GaAs層4bからなるベース電極コンタクト層をエピタキシャル成長する。プロトン注入により素子間分離層6を形成する。次にコレクタコンタクト層2の一部を露出し、5000ÅのAuGe/Ni/Ti/Auからなるエミッタ電極7、コレクタ層22、2000ÅのAu/Tiからなるベース電極44をそれぞれ形成して、ヘテ

ロ接合バイポーラトランジスタが得られる。第2図は第1の実施例のヘテロ接合バイポーラトランジスタにおけるベース電極コンタクト層のエネルギーバンド構造を示す。GaAsとGaSbの価電子帯の不連続 ΔE_v は $\Delta E_v = 0.68\text{eV}$ と大きいために、GaAsとGaSbが接合した時にGaAs側で生じる障壁4aは、GaAsとGaSbからなる超格子の導入により非常に低く抑えられる。また超格子層ではホールはトンネル効果で走行し、金属とGaSbの界面ではフェルミレベルが価電子帯エネルギーバンド内部でピン止めされるので、電極とベース層間のコンタクト抵抗は極めて小さいものとなる。GaAsとGaSbの超格子は分子線エピタキシーにより容易に形成され、ベース電極コンタクト層の製造工程は極めて容易である。本実施例ではGaAsとAlGaAs系のヘテロ接合バイポーラトランジスタを用いたが、InGaAsとInAlAs系のヘテロ接合バイポーラトランジスタや、その他いかなる材料系のバイポーラトランジスタに応用できる。

発明の効果

このように本発明により、簡単な結晶成長法を用いて極めてベース抵抗の小さく、高い最大発信周波数を有するバイポーラトランジスタを実現できる。したがって、本発明は、高速性能、製造工程の容易性、超高速単体デバイス、高集積化デバイス等広い範囲の応用に大いに寄与するものである。

4. 図面の簡単な説明

第1図は本発明の一実施例のヘテロ接合バイポーラトランジスタの素子断面図、第2図は本発明の実施例のエネルギーバンド図、第3図は第1の従来例のヘテロ接合バイポーラトランジスタの素子断面図、第4図は第2の従来例のヘテロ接合バイポーラトランジスタの素子断面図、第5図は第2の従来例のエネルギーバンド図である。

1.....半絶縁性基板 3.....コレクタ層 4.....ベース層 4a.....超格子 4b.....pGaSb 5a.....エミッタ層 44a.....GaAs_{1-x}Sb_x

代理人の氏名 弁理士 栗野重孝 ほか1名

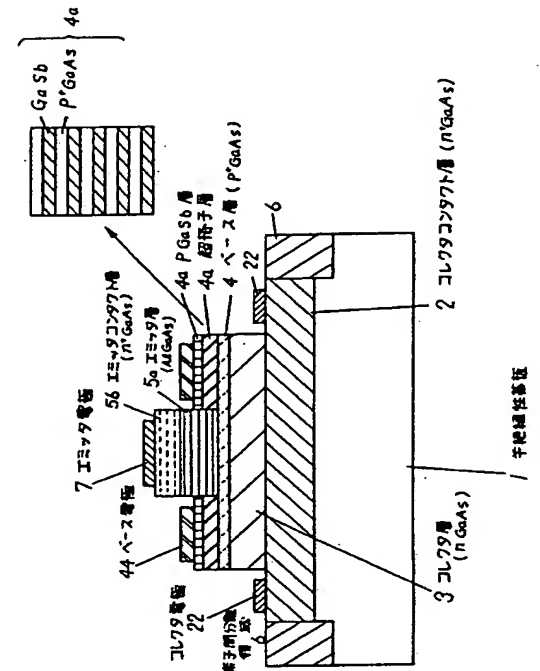
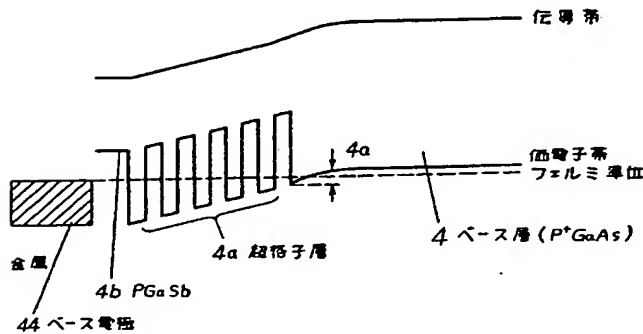
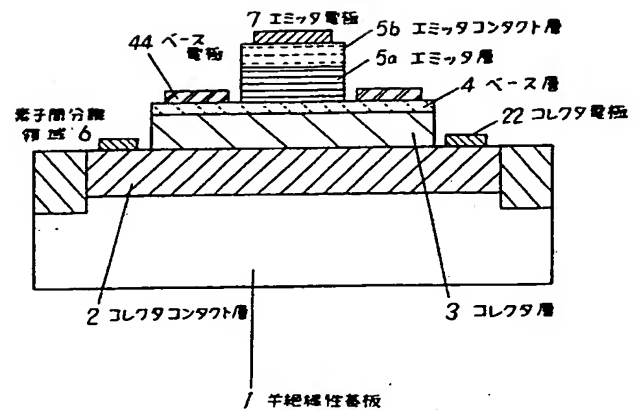


図
一
板

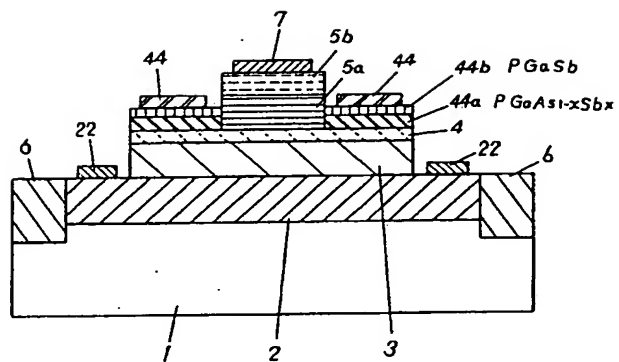
第 2 図



第 3 図



第 4 図



第 5 図

